

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

**Федеральное государственное автономное  
образовательное учреждение высшего образования  
«Национальный исследовательский Нижегородский государственный университет им.  
Н.И. Лобачевского»**

Институт информационных технологий, математики и механики

---

УТВЕРЖДЕНО  
решением Ученого совета ННГУ  
протокол от  
30.11.2022г. №13

**Рабочая программа дисциплины**

**Схемотехника и организация  
вычислительных систем**

---

Уровень высшего образования  
**бакалавриат**

---

Направление подготовки  
**090303 Прикладная информатика**

---

Направленность образовательной программы  
**Прикладная информатика в информационной сфере**

---

Форма обучения  
**очная**

---

Нижегород  
2022

## 1. Место и цели дисциплины в структуре ОПОП

Дисциплина относится к обязательной части.

№ варианта	Место дисциплины в учебном плане образовательной программы	Стандартный текст для автоматического заполнения в конструкторе РПД
1	Блок 1. Дисциплины (модули) Обязательная часть	Дисциплина Б1.О. 16 «Схемотехника и организация вычислительных систем» относится к обязательной части ООП направления подготовки 09.03.03 Прикладная информатика.

## 2. Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения образовательной программы (компетенциями и индикаторами достижения компетенций)

Формируемые компетенции (код, содержание компетенции)	Планируемые результаты обучения по дисциплине (модулю), в соответствии с индикатором достижения компетенции		Наименование оценочного средства
	Индикатор достижения компетенции* (код, содержание индикатора)	Результаты обучения по дисциплине**	
<i><b>ОПК-3.</b> Способен решать стандартные задачи профессиональной деятельности на основе информационной и библиографической культуры с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности</i>	<i><b>ОПК-3.1.</b> Демонстрирует знание принципов, методов и средств решения стандартных задач профессиональной деятельности на основе информационной и библиографической культуры с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности.</i>	<i>Знать основы современных архитектур ВС и методы самообразования в бурно развивающейся области вычислительной техники математические и естественнонаучные основы современных архитектур ВС; возможные источники информации, дающие представление о современном состоянии и перспективах развития вычислительной техники. современные вычислительные платформы, базирующиеся на альтернативных принципах организации вычислений.</i>	<i>Собеседование</i>
	<i><b>ОПК-3.2.</b> Демонстрирует умение применять информационно-коммуникационные технологии решения стандартных задач профессиональной деятельности на основе информационной и библиографической культуры с учетом основных требований информационной безопасности.</i>	<i>Уметь искать, обрабатывать и анализировать информацию о современном состоянии и перспективах развития вычислительной техники. использовать методы самообразования в области вычислительной техники</i>	<i>Собеседование</i>
	<i><b>ОПК-3.3.</b> Имеет практический опыт решения стандартных задач профессиональной деятельности с соблюдением требований информационной безопасности.</i>	<i>Имеет практический опыт поиска, анализа и обработки информации о современном состоянии и перспективах развития вычислительной</i>	<i>Собеседование</i>

		<p>техники как аппаратной основы ИС.          Владеет способностью проводить на определенном уровне компетентности сравнительную оценку конкретных архитектур ВС с точки зрения возможности и эффективности их использования в качестве технической базы проектируемых информационных систем.</p>	
--	--	---	--

### 3. Структура и содержание дисциплины «Схемотехника и организация вычислительных систем»

#### 3.1. Трудоемкость дисциплины

	<b>очная форма обучения</b>
<b>Общая трудоемкость</b>	<b>3 ЗЕТ</b>
<b>Часов по учебному плану</b>	<b>108</b>
<b>в том числе</b>	
<b>контактная работа:</b>	<b>33</b>
- занятия лекционного типа	<b>32</b>
- текущий контроль (КСР)	<b>3</b>
<b>самостоятельная работа</b>	<b>75</b>
<b>Промежуточная аттестация – зачет</b>	

#### 3.2. Содержание дисциплины

Наименование и краткое содержание разделов и тем дисциплины,  форма промежуточной аттестации по дисциплине	Всего (часы)	В том числе				Самостоятельная работа студента (часы)
		Контактная работа (работа во взаимодействии с преподавателем), часы из них				
		Занятия лекционного типа	Индивидуальные консультации	Групповые консультации	Всего контактных часов	
<b>1. Архитектура памяти цифровых ВС:</b> Назначение, основные параметры и общее представление иерархии запоминающих устройств. Регистровая память процессора. Кэш-память. Основная память. Энергонезависимая память. Внешняя память.	9	2			2	7
<b>2. Базовые принципы организации адресной памяти:</b>	11	4			4	7

Динамическая память (DRAM). Статическая память (SRAM). Обобщенные структуры памяти 2D, 3D, 2DM.						
<b>3. Микросхемы и модули динамической памяти:</b> Состав входных и выходных сигналов микросхемы DRAM. Обычное управление микросхемой DRAM. Режим быстрого страничного обмена (FPM). EDO DRAM. BEDO DRAM. SDRAM. DDR (DDR2-DDR5) SDRAM. RDRAM (DR DRAM, XDR DRAM). VC DRAM. CDRAM. Модули памяти SIPP, SIMM, DIMM, RIMM.	11	4			4	7
<b>4. Статическая память и ее применение для кэширования основной памяти ВС:</b> Микросхемы Aсync SRAM, SB SRAM, PB SRAM. Базовые принципы организации кэш-памяти. Кэш прямого отображения. Наборно-ассоциативный кэш. Полностью ассоциативный кэш.	11	4			4	7
<b>5. Энергонезависимая память:</b> ROM. PROM. EPROM (UV EPROM, E EPROM). Полупостоянная память.	9	2			2	7
<b>6. Системотехнический уровень общего представления архитектуры ВС:</b> Архитектура SISD. ЭВМ ENIAC. Архитектура фон Неймана: принцип программного управления, концепция хранимой в памяти программы. ЭВМ EDSAC. Магистрально-модульный принцип организации ВС.	9	2			2	7
<b>7. Базовые принципы организации микропроцессоров:</b> Каноническая схема процессора. Процессоры с жесткой логикой. Процессоры с программируемой логикой. Формат микрокоманды. Внутренние и сложные команды. Интерпретация сложных команд. Архитектуры CISC и RISC.	9	2			2	7
<b>8. Микроархитектурный уровень общего представления архитектуры ВС:</b> Конвейеризация процесса выполнения команд. Технология прогнозирования ветвлений. Скалярные и суперскалярные процессоры. Технология переименования регистров.	11	4			4	7
<b>9. Современные тенденции развития архитектур микропроцессоров.</b>	16	4			4	12
<b>10. Шинные интерфейсы ВС:</b> Общее представление архитектуры шинного интерфейса. Арбитраж шины. Системная шина расширения PCI. Локальные шины (USB, PCI Express).	11	4			4	7
<b>11. Текущий контроль</b>	1				1	
<b>Промежуточная аттестация:</b> зачет						
<b>Итого</b>	108	32	0	0	33	75

Текущий контроль успеваемости реализуется в форме опросов на занятиях лекционного типа. Промежуточная аттестация проходит в традиционной форме (зачет).

#### **4. Учебно-методическое обеспечение самостоятельной работы обучающихся** **Виды самостоятельной работы студентов**

- Изучение текущего материала
- подготовка к зачету

Контрольные вопросы и задания для проведения текущего контроля и промежуточной аттестации по итогам освоения дисциплины приведены в п. 5.2.

#### **5. Фонд оценочных средств для промежуточной аттестации по дисциплине, включающий:**

## 5.1. Описание шкал оценивания результатов обучения по дисциплине

Уровень сформированности компетенций (индикатора достижения компетенций)	Шкала оценивания сформированности компетенций						
	плохо	неудовлетворительно	удовлетворительно	хорошо	очень хорошо	отлично	превосходно
	Не зачтено		зачтено				
<u>Знания</u>	Отсутствие знаний теоретического материала. Невозможность оценить полноту знаний вследствие отказа обучающегося от ответа	Уровень знаний ниже минимальных требований. Имели место грубые ошибки.	Минимально допустимый уровень знаний. Допущено много негрубых ошибок.	Уровень знаний в объеме, соответствующем программе подготовки. Допущено несколько негрубых ошибок	Уровень знаний в объеме, соответствующем программе подготовки. Допущено несколько несущественных ошибок	Уровень знаний в объеме, соответствующем программе подготовки, без ошибок.	Уровень знаний в объеме, превышающем программу подготовки.
<u>Умения</u>	Отсутствие минимальных умений. Невозможность оценить наличие умений вследствие отказа обучающегося от ответа	При решении стандартных задач не продемонстрированы основные умения. Имели место грубые ошибки.	Продемонстрированы основные умения. Решены типовые задачи с негрубыми ошибками. Выполнены все задания но не в полном объеме.	Продемонстрированы все основные умения. Решены все основные задачи с негрубыми ошибками. Выполнены все задания, в полном объеме, но некоторые с недочетами.	Продемонстрированы все основные умения. Решены все основные задачи. Выполнены все задания, в полном объеме, но некоторые с недочетами.	Продемонстрированы все основные умения, решены все основные задачи с отдельными несущественными недочетами, выполнены все задания в полном объеме.	Продемонстрированы все основные умения,. Решены все основные задачи. Выполнены все задания, в полном объеме без недочетов
<u>Навыки</u>	Отсутствие владения материалом. Невозможность оценить наличие навыков вследствие отказа обучающегося от ответа	При решении стандартных задач не продемонстрированы базовые навыки. Имели место грубые ошибки.	Имеется минимальный набор навыков для решения стандартных задач с некоторыми недочетами	Продемонстрированы базовые навыки при решении стандартных задач с некоторыми недочетами	Продемонстрированы базовые навыки при решении стандартных задач без ошибок и недочетов.	Продемонстрированы навыки при решении нестандартных задач без ошибок и недочетов.	Продемонстрирован творческий подход к решению нестандартных задач

### Шкала оценки при промежуточной аттестации

Оценка	Уровень подготовки
Превосходно	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «превосходно»

зачтено	Отлично	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «отлично», при этом хотя бы одна компетенция сформирована на уровне «отлично»
	Очень хорошо	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «очень хорошо», при этом хотя бы одна компетенция сформирована на уровне «очень хорошо»
	Хорошо	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «хорошо», при этом хотя бы одна компетенция сформирована на уровне «хорошо»
	Удовлетворительно	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «удовлетворительно», при этом хотя бы одна компетенция сформирована на уровне «удовлетворительно»
не зачтено	Неудовлетворительно	Хотя бы одна компетенция сформирована на уровне «неудовлетворительно», ни одна из компетенций не сформирована на уровне «плохо»
	Плохо	Хотя бы одна компетенция сформирована на уровне «плохо»

## 5.2. Типовые контрольные задания или иные материалы, необходимые для оценки результатов обучения

### 5.2.1. Контрольные вопросы для оценки компетенции ОПК-3

1. Назначение, основные параметры и общее представление иерархии запоминающих устройств.
2. Динамическая и статическая адресная память.
3. Структура адресной памяти 2D.
4. Структура адресной памяти 3D.
5. Структура адресной памяти 2DM.
6. Микросхемы DRAM, состав входных и выходных сигналов, базовый режим функционирования.
7. Микросхемы FPM DRAM, EDO DRAM, BEDO DRAM.
8. Микросхемы SDRAM и управление ими.
9. Микросхемы DDR (DDR2-DDR5) SDRAM.
10. Микросхемы RDRAM (DR DRAM, XDR DRAM).
11. Микросхемы VC DRAM, CDRAM.
12. Модули динамической памяти SIPP, SIMM, DIMM.
13. Модуль динамической памяти RIMM.
14. Микросхемы статической памяти Async SRAM, SB SRAM, PB SRAM.
15. Базовые принципы организации кэш-памяти.
16. Кэш прямого отображения.
17. Наборно-ассоциативный кэш.
18. Полностью ассоциативный кэш.
19. Энергонезависимая память ROM, PROM, EPROM.

20. Полупостоянная память.
21. Базовые принципы архитектуры фон Неймана.
22. Магистрально-модульный принцип организации ВС.
23. Операционный и управляющий автоматы процессора, схема их взаимодействия.
24. Процессоры с жесткой и программируемой логикой.
25. Внутренние и сложные команды, интерпретация сложных команд.
26. Конвейеризация процесса выполнения команд.
27. Технология прогнозирования ветвлений.
28. Скалярные и суперскалярные процессоры.
29. Технология переименования регистров.
30. Архитектуры CISC и RISC.
31. Архитектура VLIW.
32. Общее представление архитектуры шинного интерфейса.
33. Арбитраж шины.
34. Системная шина расширения PCI.
35. Универсальная последовательная шина USB.
36. Последовательная шина PCI Express.

## **6. Учебно-методическое и информационное обеспечение дисциплины**

а) основная литература:

1. Основы микропроцессорной схемотехники Режим доступа:  
<https://www.intuit.ru/studies/courses/3/3/info>

а) дополнительная литература:

2. Введение в цифровую схемотехнику: Режим доступа:  
<https://www.intuit.ru/studies/courses/104/104/info>

## **7. Материально-техническое обеспечение дисциплины**

Помещения представляют собой учебные аудитории для проведения учебных занятий, предусмотренных программой (лекционного и семинарского типа), оснащенные оборудованием и техническими средствами обучения.

Помещения для самостоятельной работы оснащены компьютерной техникой с возможностью подключения к сети "Интернет" и обеспечены доступом в электронную информационно-образовательную среду.

Программа составлена в соответствии с требованиями ОС ННГУ по направлению **090303** Прикладная информатика

Автор к.т.н., доцент каф. ИАНИ ИИТММ \_\_\_\_\_ Басалин П.Д..

Рецензент профессор \_\_\_\_\_ Федосенко Ю.С.

Заведующий кафедрой \_\_\_\_\_ М.Х.Прилуцкий

Программа одобрена на заседании методической комиссии института информационных технологий, математики и механики

07.12.2022 протокол №4