

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

**федеральное государственное автономное
образовательное учреждение высшего образования
«Национальный исследовательский Нижегородский государственный университет
им. Н.И. Лобачевского»**

Институт информационных технологий, математики и механики

УТВЕРЖДЕНО
решением Ученого совета ННГУ
протокол № 10 от 02.12.2024 г.

Рабочая программа дисциплины

Сопряженное проектирование программного обеспечения и аппаратуры
на программируемых логических интегральных схемах

Уровень высшего образования
Бакалавриат

Направление подготовки / специальность
02.03.02 - Фундаментальная информатика и информационные технологии

Направленность образовательной программы
Сопряженная разработка программного и аппаратного обеспечения

Форма обучения
очная

г. Нижний Новгород

2025 год начала подготовки

1. Место дисциплины в структуре ОПОП

Дисциплина Б1.В.12.14 Сопряженное проектирование программного обеспечения и аппаратуры на программируемых логических интегральных схемах относится к части, формируемой участниками образовательных отношений образовательной программы.

2. Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения образовательной программы (компетенциями и индикаторами достижения компетенций)

Формируемые компетенции (код, содержание компетенции)	Планируемые результаты обучения по дисциплине (модулю), в соответствии с индикатором достижения компетенции		Наименование оценочного средства	
	Индикатор достижения компетенции (код, содержание индикатора)	Результаты обучения по дисциплине	Для текущего контроля успеваемости	Для промежуточной аттестации
ПК-3: Способен создавать и исследовать новые математические модели в естественных науках, промышленности и бизнесе, с учетом возможностей современных информационных технологий и программирования и компьютерной техники	<p>ПК-3.1: Знает методы анализа и исследования математических моделей в области фундаментальной информатики и информационных технологий</p> <p>ПК-3.2: Умеет определять ключевые свойства и ограничения системы</p>	<p>ПК-3.1: Знать: компромиссы (производительность/энергия/площадь), методы верификации и отладки HW/SW, микроархитектуру CPU/GPU/NPU, принципы расширения ISA и поддержку компиляторов</p> <p>ПК-3.2: Уметь: балансировать метрики системы, применять power/clock gating, использовать JTAG/косимуляцию, выбирать платформу (CPU/GPU/NPU/FPGA), разрабатывать кастомные инструкции и оценивать их эффективность</p>	<p>Тест</p> <p>Практическое задание</p>	<p>Зачёт:</p> <p>Контрольные вопросы</p> <p>Практическое задание</p>

3. Структура и содержание дисциплины

3.1 Трудоемкость дисциплины

	очная
Общая трудоемкость, з.е.	3
Часов по учебному плану	108
в том числе	
аудиторные занятия (контактная работа):	
- занятия лекционного типа	12

- занятия семинарского типа (практические занятия / лабораторные работы)	12
- КСР	1
самостоятельная работа	83
Промежуточная аттестация	0 Зачёт

3.2. Содержание дисциплины

(структурированное по темам (разделам) с указанием отведенного на них количества академических часов и виды учебных занятий)

Наименование разделов и тем дисциплины	Всего (часы)	в том числе			
		Контактная работа (работа во взаимодействии с преподавателем), часы из них			Самостоятельная работа обучающегося, часы
		Занятия лекционного типа	Занятия семинарского типа (практические занятия/лабораторные работы), часы	Всего	
Ф	Ф	Ф	Ф	Ф	
Тема 1. Баланс характеристик системы	27	3	3	6	21
Тема 2. Верификация и отладка HW/SW систем	27	3	3	6	21
Тема 3. Анализ архитектур CPU, GPU, NPU	27	3	3	6	21
Тема 4. Расширение наборов команд	26	3	3	6	20
Аттестация	0				
КСР	1			1	
Итого	108	12	12	25	83

Содержание разделов и тем дисциплины

1. Баланс характеристик системы

Тема 1.1. Производительность vs энергопотребление

- Power consumption в ПЛИС: статическая и динамическая
- DVFS (Dynamic Voltage and Frequency Scaling)
- Clock gating и power gating
- Power-aware design
- Energy efficiency metrics: GOPS/Watt
- Thermal management

Тема 1.2. Площадь vs скорость

- Resource-performance trade-offs
- Temporal vs spatial computing
- Time-multiplexing ресурсов
- Partial reconfiguration для адаптивности
- Design space exploration tools

2. Верификация и отладка HW/SW систем

Тема 2.1. Верификация аппаратуры

- Simulation-based verification

- Hardware-in-the-loop testing
- Integrated Logic Analyzer (ILA) в Vivado
- ChipScope и SignalTap
- Protocol analyzers для AXI
- Assertion-based verification
- Тема 2.2. Отладка интеграции HW/SW
- JTAG debugging: OpenOCD, Xilinx System Debugger
- Software debugging на SoC
- Hardware-software co-simulation
- Timing closure и placement issues
- Deadlock и race condition detection
- Performance counters и monitoring

3. Анализ архитектур CPU, GPU, NPU

Тема 3.1. Микроархитектура процессоров

- Суперскалярные процессоры: out-of-order execution, speculation
- SIMD расширения: AVX-512, ARM NEON, SVE
- Иерархия памяти и кэши
- Prefetching и memory bandwidth
- Векторизация и compiler optimizations

Тема 3.2. GPU архитектуры

- SIMT execution model
- Warp/Wavefront scheduling
- Memory hierarchy: global, shared, registers
- Tensor Cores и специализированные units
- CUDA/OpenCL programming model
- GPU vs FPGA для compute-intensive задач
- Тема 11.3. NPU и специализированные ускорители
- Google TPU: systolic array, matrix units
- Apple Neural Engine
- Edge TPU и mobile NPU
- Intel Movidius VPU
- Сравнительный анализ: FPGA, GPU, NPU, ASIC
- Выбор платформы для конкретной задачи

4. Расширение наборов команд

Тема 4.1. Custom instructions и ISA extensions

RISC-V custom extensions

- Xilinx MicroBlaze: FSL и custom instructions
- ARM custom accelerators
- Instruction set simulation и profiling
- Hardware-software interface design

Тема 4.2. Compiler support для custom instructions

- Intrinsics и inline assembly
- Compiler backend modification
- LLVM для custom targets
- Auto-vectorization с custom ISA
- Performance evaluation

4. Учебно-методическое обеспечение самостоятельной работы обучающихся

Самостоятельная работа обучающихся включает в себя подготовку к контрольным вопросам и заданиям для текущего контроля и промежуточной аттестации по итогам освоения дисциплины приведенным в п. 5.

Самостоятельная работа студентов при изучении дисциплины проводится с целью углубления знаний по дисциплине и предусматривает:

- повторение пройденного учебного материала, чтение рекомендованной литературы;
- подготовку к практическим занятиям;
- выполнение общих и индивидуальных домашних заданий;
- работу с электронными источниками;
- подготовку к сдаче формы промежуточной аттестации.

Цель самостоятельной работы - формирование навыков непрерывного самообразования и профессионального совершенствования.

Самостоятельная работа способствует формированию аналитического и творческого мышления, совершенствует способы организации исследовательской деятельности, воспитывает целеустремленность, системность и последовательность в работе студентов, развивает у них навык завершать начатую работу.

Основные виды самостоятельной работы студентов:

- работа с основной и дополнительной литературой;
- изучение категориального аппарата дисциплины;
- самостоятельное изучение тем дисциплины;
- подготовка к зачёту;
- работа в библиотеке;
- изучение сайтов по темам дисциплины в сети Интернет.

Работа с основной и дополнительной литературой

Изучение рекомендованной литературы следует начинать с учебников и учебных пособий, затем переходить к научным монографиям и материалам периодических изданий. Работа с литературой предусматривает конспектирование наиболее актуальных и познавательных материалов. Это не только мобилизует внимание, но и способствует более глубокому осмыслению материала, его лучшему запоминанию, а также позволяет студентам проводить систематизацию и сравнительный анализ изучаемой информации. Таким образом, конспектирование – одна из основных форм самостоятельного труда, которая требует от студента активно работать с учебной литературой и не ограничиваться конспектом лекций. Студент должен уметь самостоятельно подбирать необходимую литературу для учебной и научной работы, уметь обращаться с предметными каталогами и библиографическим справочником библиотеки.

Изучение категориального аппарата дисциплины

Изучение и осмысление экономических категорий требует проработки лекционного материала, выполнения практических заданий, изучение словарей, энциклопедий, справочников.

Индивидуальная самостоятельная работа студента направлена на овладение и грамотное применение экономической терминологии в области компьютерного моделирования.

Самостоятельное изучение тем дисциплины

Особое место отводится самостоятельной проработке студентами отдельных разделов и тем изучаемой дисциплины. Такой подход вырабатывает у студентов инициативу, стремление к увеличению объема знаний, умений и навыков, всестороннего овладения способами и приемами профессиональной деятельности.

Изучение вопросов определенной темы направлено на более глубокое усвоение основных категорий экономической теории, понимание экономических процессов, происходящих в обществе, совершенствование навыка анализа теоретического и эмпирического материала.

Подготовка к зачёту

Промежуточная аттестация студентов по дисциплине проходит в виде зачёта. Условием успешного прохождения промежуточной аттестации является систематическая работа студента в течение семестра. В этом случае подготовка к зачёту является систематизацией всех полученных знаний по данной дисциплине.

Рекомендуется внимательно изучить перечень вопросов к зачёту также использовать в процессе обучения программу, учебно-методический комплекс, другие методические материалы.

Желательно спланировать троекратный просмотр материала перед зачётом. Во-первых, внимательное чтение с осмыслением, подчеркиванием и составлением краткого плана ответа. Во-вторых, повторная проработка наиболее сложных вопросов. В-третьих, быстрый просмотр материала или планов ответов для его систематизации в памяти.

Изучение сайтов по темам дисциплины в сети Интернет

Ресурсы Интернет являются одним из альтернативных источников быстрого поиска требуемой информации. Их использование возможно для получения основных и дополнительных сведений по изучаемым материалам. Необходимо помнить об оформлении ссылок на Интернет-источники.

Для повышения эффективности самостоятельной работы студентов преподавателю целесообразно использовать следующие виды деятельности:

- консультации,
- выдача заданий на самостоятельную работу,
- информационное обеспечение обучения,
- контроль качества самостоятельной работы студентов.

5. Фонд оценочных средств для текущего контроля успеваемости и промежуточной аттестации по дисциплине (модулю)

5.1 Типовые задания, необходимые для оценки результатов обучения при проведении текущего контроля успеваемости с указанием критериев их оценивания:

5.1.1 Типовые задания (оценочное средство - Тест) для оценки сформированности компетенции ПК-3:

1. Какая составляющая энергопотребления ПЛИС не зависит от частоты переключений?

- a) Динамическая
- b) Статическая
- c) Ёмкостная
- d) Сквозная

1. Метод **clock gating** позволяет:

- a) Снизить статическое потребление

- b) Уменьшить динамическое потребление за счёт отключения тактирования неиспользуемых блоков
- c) Понизить напряжение питания
- d) Увеличить максимальную частоту

1. **Что такое частичная реконфигурация (partial reconfiguration) ПЛИС?**

- a) Изменение конфигурации всего кристалла целиком
- b) Изменение только части логики без остановки работы остальной системы
- c) Переключение между битовыми файлами через внешний переключатель
- d) Оптимизация тайминга за счёт перерасположения элементов

1. **Какой инструмент позволяет в реальном времени наблюдать сигналы внутри ПЛИС через JTAG?**

- a) HLS
- b) ILA (Integrated Logic Analyzer)
- c) Timing Analyzer
- d) Power Estimator

1. **При отладке HW/SW-системы на SoC FPGA с помощью JTAG можно:**

- a) Только записать битовый файл
- b) Останавливать процессор, смотреть регистры и память, а также просматривать сигналы в логике
- c) Измерять энергопотребление
- d) Модифицировать аппаратную конфигурацию без перекомпиляции

1. **Суперскалярный процессор – это процессор, который:**

- a) Имеет несколько ядер
- b) Способен выполнять несколько инструкций за такт за счёт нескольких исполнительных устройств
- c) Работает с очень длинными командами (VLIW)
- d) Использует SIMD-регистры

1. **Модель SIMT (Single Instruction, Multiple Threads) характерна для:**

- a) CPU
- b) GPU
- c) FPGA
- d) ASIC

1. **Тензорные ядра (Tensor Cores) в GPU NVIDIA оптимизированы для:**

- a) Операций с плавающей запятой двойной точности
- b) Матричных умножений с половинной точностью (FP16) и накоплением
- c) Скалярных операций
- d) Условных переходов

1. **Какое устройство наиболее энергоэффективно для массового вывода обученных нейронных сетей при фиксированном бюджете?**

- a) GPU общего назначения
- b) FPGA
- c) ASIC (например, TPU)
- d) CPU с AVX-512

1. **Какой из перечисленных является примером NPU для edge-устройств?**

- a) NVIDIA A100
- b) Google Edge TPU
- c) Intel Core i9
- d) Xilinx Zynq

1. **Для добавления кастомной инструкции в RISC-V необходимо:**

- a) Только написать inline assembly
- b) Изменить HDL описание процессорного ядра и добавить поддержку в компилятор (или использовать intrinsic)
- c) Установить драйвер
- d) Перепрошить BIOS

1. **Intrinsic-функции в C/C++ используются для:**

- a) Автоматической векторизации
- b) Прямого доступа к специальным инструкциям процессора без inline-ассемблера
- c) Управления питанием
- d) Отладки памяти

1. **Метод временного мультиплексирования (time-multiplexing) ресурсов ПЛИС позволяет:**

- a) Увеличить тактовую частоту
- b) Сэкономить площадь, выполняя несколько операций на одном и том же оборудовании в разные такты
- c) Уменьшить энергопотребление за счёт отключения питания
- d) Повысить пропускную способность шины

1. **Assertion-based verification – это:**

- a) Тестирование кода на ассертах в C++
- b) Задание формальных свойств в HDL (например, SystemVerilog Assertions) для автоматической проверки при симуляции
- c) Проверка печатной платы
- d) Анализ временных диаграмм осциллографом

1. Что такое deadlock в HW/SW-системе?

- a) Ситуация, когда процессор не может прочитать данные из памяти
- b) Состояние взаимной блокировки, когда два устройства ждут друг друга
- c) Потеря тактового сигнала
- d) Переполнение стека

Критерии оценивания (оценочное средство - Тест)

Оценка	Критерии оценивания
превосходно	96-100% правильных ответов
отлично	81-95% правильных ответов
очень хорошо	76-80% правильных ответов
хорошо	61-75% правильных ответов
удовлетворительно	46-60% правильных ответов
неудовлетворительно	31-45% правильных ответов
плохо	30% и меньше правильных ответов

5.1.2 Типовые задания (оценочное средство - Практическое задание) для оценки сформированности компетенции ПК-3:

Задание 1. Частичная реконфигурация

Спроектировать систему на Zynq, в которой одна область логики может быть переконфигурирована между двумя реализациями: FIR-фильтр и CORDIC. Разработать ПО для загрузки частичного битового файла во время работы. Показать работоспособность переключения.

Задание 2. Отладка deadlock в AXI

Создать два IP-блока, которые обмениваются данными по AXI-Stream и AXI-Lite. Искусственно ввести взаимную блокировку (блок А ждёт ответа от блока В, а В ждёт от А). Используя JTAG, найти причину и исправить схему. Предоставить отчёт о шагах отладки.

Задание 3. Сравнение CPU, GPU, NPU для ResNet-18

Реализовать простой классификатор ResNet-18 (в условном виде) на трёх платформах: CPU (C++), GPU (CUDA), NPU (эмуляция Edge TPU или данные из документации). Измерить/оценить latency, throughput и энергопотребление (можно таблично). Построить диаграмму GOPS/Watt. Сделать вывод о выборе платформы для портативной системы.

Задание 4. Расширение LLVM для кастомной инструкции

Для выбранной архитектуры (RISC-V) модифицировать LLVM backend, чтобы компилятор генерировал кастомную инструкцию mac (multiply-accumulate) вместо последовательности mul + add. Написать тестовую программу на C, скомпилировать и проверить ассемблерный листинг. Описать изменения.

Задание 5. Оптимизация по площади и скорости с временным мультиплексированием

Дана задача: реализовать 16-точечное БПФ. Требуется задействовать минимум умножителей (DSP-слайсов). Предложить архитектуру с временным мультиплексированием одного умножителя для всех этапов. Запрограммировать на Verilog или HLS, оценить достигнутую экономию ресурсов и потерю в пропускной способности.

Критерии оценивания (оценочное средство - Практическое задание)

Оценка	Критерии оценивания
превосходно	Задание выполнено в полном объеме (все поставленные задачи решены), ответ логичен и обоснован, обучающийся отвечает четко и последовательно, показывает глубокое знание основного и дополнительного материала
отлично	Задание выполнено в полном объеме (все поставленные задачи решены), ответ логичен и обоснован, обучающийся отвечает четко и последовательно, показывает глубокое знание основного материала
очень хорошо	Задание выполнено в полном объеме (все поставленные задачи решены), ответ логичен и обоснован, обучающийся отвечает четко и последовательно, показывает глубокое знание материала, допущено не более 2 неточностей не принципиального характера
хорошо	Задание выполнено в полном объеме (все поставленные задачи решены), ответ логичен и обоснован, допущены неточности не принципиального характера, но обучающийся показывает систему знаний по теме своими ответами на поставленные вопросы
удовлетворительно	Задание выполнено не в полном объеме (решено более 50% поставленных задач), но обучающийся допускает ошибки, нарушена последовательность ответа, но в целом раскрывает содержание основного материала
неудовлетворительно	Задание выполнено не в полном объеме (решено менее 50% поставленных задач), обучающийся дает неверную информацию при ответе на поставленные задачи, допускает грубые ошибки при толковании материала, демонстрирует незнание основных терминов и понятий
плохо	Задание не выполнено, обучающийся демонстрирует полное незнание

Оценка	Критерии оценивания
	материала

5.2. Описание шкал оценивания результатов обучения по дисциплине при промежуточной аттестации

Шкала оценивания сформированности компетенций

Уровень сформированности компетенций (индикатора достижения компетенций)	плохо	неудовлетворительно	удовлетворительно	хорошо	очень хорошо	отлично	превосходно
	не зачтено			зачтено			
<u>Знания</u>	Отсутствие знаний теоретического материала. Невозможность оценить полноту знаний вследствие отказа обучающегося от ответа	Уровень знаний ниже минимальных требований. Имели место грубые ошибки	Минимально допустимый уровень знаний. Допущено много негрубых ошибок	Уровень знаний в объеме, соответствующем программе подготовки. Допущено несколько негрубых ошибок	Уровень знаний в объеме, соответствующем программе подготовки. Допущено несколько несущественных ошибок	Уровень знаний в объеме, соответствующем программе подготовки. Ошибок нет.	Уровень знаний в объеме, превышающем программу подготовки.
<u>Умения</u>	Отсутствие минимальных умений. Невозможность оценить наличие умений вследствие отказа обучающегося от ответа	При решении стандартных задач не продемонстрированы основные умения. Имели место грубые ошибки	Продемонстрированы основные умения. Решены типовые задачи с негрубыми ошибками. Выполнены все задания, но не в полном объеме	Продемонстрированы все основные умения. Решены все основные задачи с негрубыми ошибками. Выполнены все задания в полном объеме, но некоторые с недочетами	Продемонстрированы все основные умения. Решены все основные задачи. Выполнены все задания в полном объеме, но некоторые с недочетами	Продемонстрированы все основные умения. Решены все основные задачи с отдельным и несущественными недочетами, выполнены все задания в полном объеме	Продемонстрированы все основные умения. Решены все основные задачи. Выполнены все задания, в полном объеме без недочетов
<u>Навыки</u>	Отсутствие базовых навыков. Невозможность оценить наличие навыков вследствие отказа обучающегося от ответа	При решении стандартных задач не продемонстрированы базовые навыки. Имели место грубые ошибки	Имеется минимальный набор навыков для решения стандартных задач с некоторыми недочетами	Продемонстрированы базовые навыки при решении стандартных задач с некоторыми недочетами	Продемонстрированы базовые навыки при решении стандартных задач без ошибок и недочетов	Продемонстрированы навыки при решении нестандартных задач без ошибок и недочетов	Продемонстрирован творческий подход к решению нестандартных задач

Шкала оценивания при промежуточной аттестации

Оценка		Уровень подготовки
зачтено	превосходно	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «превосходно», продемонстрированы знания, умения, владения по соответствующим компетенциям на уровне выше предусмотренного программой
	отлично	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «отлично».
	очень хорошо	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «очень хорошо»
	хорошо	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «хорошо».
	удовлетворительно	Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «удовлетворительно», при этом хотя бы одна компетенция сформирована на уровне «удовлетворительно»
не зачтено	неудовлетворительно	Хотя бы одна компетенция сформирована на уровне «неудовлетворительно».
	плохо	Хотя бы одна компетенция сформирована на уровне «плохо»

5.3 Типовые контрольные задания или иные материалы, необходимые для оценки результатов обучения на промежуточной аттестации с указанием критериев их оценивания:

5.3.1 Типовые задания (оценочное средство - Контрольные вопросы) для оценки сформированности компетенции ПК-3

1. Объясните разницу между статическим и динамическим энергопотреблением в ПЛИС. Какие методы снижения каждого из них существуют?
2. Что такое DVFS? Как он влияет на производительность и энергопотребление?
3. Clock gating и power gating: в чём различие, когда какой метод предпочтительнее?
4. Приведите пример компромисса «площадь vs скорость» при проектировании ускорителя на ПЛИС.
5. Что такое временное мультиплексирование ресурсов (time-multiplexing) и когда его применяют?
6. Частичная реконфигурация ПЛИС: зачем нужна, какие задачи позволяет решить?
7. Назовите основные методы верификации аппаратуры на ПЛИС.
Чем simulation отличается от hardware-in-the-loop?
8. Для чего используется Integrated Logic Analyzer (ILA)? Как он помогает отлаживать AXI-интерфейсы?
9. Как организовать совместную отладку аппаратной и программной части в SoC FPGA? Какие инструменты (JTAG, OpenOCD, Xilinx System Debugger) для этого используются?
10. Что такое race condition в HW/SW-системе? Как её обнаружить и предотвратить?
11. Объясните концепцию суперскалярного процессора с внеочередным исполнением (out-of-order).
Какие преимущества это даёт?
12. Сравните SIMD (в CPU) и SIMT (в GPU). В чём ключевое различие?

13. Что такое тензорные ядра (Tensor Cores) в GPU? Для каких задач они эффективны?
14. Приведите примеры NPU (Google TPU, Apple Neural Engine, Edge TPU). В чём их архитектурное отличие от GPU?
15. Как выполнить расширение набора команд RISC-V с помощью кастомных инструкций? Какие шаги необходимы?
16. Что такое intrinsic и inline assembly? Как они используются для доступа к кастомным инструкциям?
17. Как оценить эффективность добавления новой инструкции в ISA? Какие метрики важны?
18. Сравните FPGA, GPU и ASIC для задачи нейросетевого вывода. Когда какой вариант предпочтительнее?

Критерии оценивания (оценочное средство - Контрольные вопросы)

Оценка	Критерии оценивания
зачтено	Вся компетенция (части компетенции), на формирование которой направлена дисциплина, сформированы на уровне не ниже «удовлетворительно»
не зачтено	Хотя бы одна часть компетенции сформирована на уровне «неудовлетворительно»

5.3.2 Типовые задания (оценочное средство - Практическое задание) для оценки сформированности компетенции ПК-3

Задание 1. Clock gating в Verilog

Дано описание 8-битного сдвигового регистра с загрузкой. Реализовать вручную clock gating (с помощью сигнала enable) так, чтобы триггеры переключались только при en=1. Предоставить код и RTL-схему.

Задание 2. Измерение производительности счётчика

Создать модуль счётчика тактов (32 бита) на Verilog. На тестовой плате Zynq (или в симуляции) измерить максимальную частоту, при которой счётчик работает корректно. Используя timing constraints, добиться частоты 150 МГц. Отчитаться о WNS (worst negative slack).

Задание 3. Верификация с ILA

Разработать простой AXI4-Lite slave (4 регистра). Добавить ILA-ядро для наблюдения за сигналами интерфейса. С помощью процессора (bare-metal) записать значение в регистр, прочитать его. Показать скриншот захвата ILA с корректной транзакцией.

Задание 4. Выбор платформы: GPU vs FPGA

Дана задача: свёртка изображения 1024×1024 с ядром 5×5 (фиксированная точка). Оценить теоретическую производительность (GOP/s) и энергопотребление (GOPs/W) для GPU (NVIDIA RTX 3060) и FPGA (Zynq 7020). Сделать вывод, какая платформа предпочтительнее для встраиваемой системы.

Задание 5. Кастомная инструкция на RISC-V (эмуляция)

В симуляторе (например, Spike) добавить кастомную инструкцию abs (абсолютное значение). Написать программу на C с intrinsic-функцией, вычисляющую модули элементов массива. Продемонстрировать, что результат корректен.

Критерии оценивания (оценочное средство - Практическое задание)

Оценка	Критерии оценивания
зачтено	Вся компетенция (части компетенции), на формирование которой направлена дисциплина, сформированы на уровне не ниже «удовлетворительно»
не зачтено	Хотя бы одна часть компетенции сформирована на уровне «неудовлетворительно»

6. Учебно-методическое и информационное обеспечение дисциплины (модуля)

Основная литература:

1. Бойков К. А. Системное проектирование цифровых аудиоустройств и радиоприложений на программируемых логических интегральных схемах: Практикум / Бойков К. А., Печенкин С. М. - Москва : РТУ МИРЭА, 2025. - 63 с. - Библиогр.: доступна в карточке книги, на сайте ЭБС Лань. - Книга из коллекции РТУ МИРЭА - Инженерно-технические науки. - СЭБ. - ISBN 978-5-7339-2671-1. - Текст : электронный., <https://e-lib.unn.ru/MegaPro/UserEntry?Action=FindDocs&ids=1003575&idb=0>.
2. Микропроцессорные устройства. Проектирование и моделирование элементов микропроцессорных устройств на программируемых логических интегральных схемах : лабораторный практикум. Ч. 1. Микропроцессорные устройства. Проектирование и моделирование элементов микропроцессорных устройств на программируемых логических интегральных схемах Ч. 1: лабораторный практикум. - Санкт-Петербург : СПбГУТ им. М.А. Бонч-Бруевича, 2023. - 117 с. - Книга из коллекции СПбГУТ им. М.А. Бонч-Бруевича - Инженерно-технические науки. - Текст : электронный., <https://e-lib.unn.ru/MegaPro/UserEntry?Action=FindDocs&ids=918579&idb=0>.

Дополнительная литература:

1. Неелова О. Л. Архитектура вычислительных систем. Проектирование элементов вычислительных систем на программируемых логических интегральных схемах: практикум / Неелова О. Л. - Санкт-Петербург : СПбГУТ им. М.А. Бонч-Бруевича, 2022. - 39 с. - Книга из коллекции СПбГУТ им. М.А. Бонч-Бруевича - Информатика. - Текст : электронный., <https://e-lib.unn.ru/MegaPro/UserEntry?Action=FindDocs&ids=829853&idb=0>.

Программное обеспечение и Интернет-ресурсы (в соответствии с содержанием дисциплины):

1. Операционная система Microsoft Windows
2. Пакет прикладных программ Microsoft Office
3. Правовая система «Консультант плюс»
4. Правовая система «Гарант».
5. Интернет браузеры (Mozilla Firefox, Google Chrome)

7. Материально-техническое обеспечение дисциплины (модуля)

Учебные аудитории для проведения учебных занятий, предусмотренных образовательной программой, оснащены мультимедийным оборудованием (проектор, экран), техническими средствами обучения, компьютерами.

Помещения для самостоятельной работы обучающихся оснащены компьютерной техникой с возможностью подключения к сети "Интернет" и обеспечены доступом в электронную информационно-образовательную среду.

Программа составлена в соответствии с требованиями ОС ННГУ по направлению подготовки/специальности 02.03.02 - Фундаментальная информатика и информационные технологии.

Автор(ы): Мееров Иосиф Борисович, кандидат технических наук, доцент.

Заведующий кафедрой: Мееров Иосиф Борисович, кандидат технических наук.

Программа одобрена на заседании методической комиссии от 02.12.2024, протокол № 5.